

Cy2196R 无线数据接收模块使用说明

模块接口管脚定义：

IC 元件面向上，左起为第 1 脚，模块 PCB 上有标明 1 脚和 8 脚，请留意。

PIN1：VCC，+3.4V ~ +5.4V 电源端（低压型为 +2.4V ~ +4.2V），要求至少 50mA 稳定供给，电源纹波小于 20mV，电源接口处应适当安排去藕元件。

PIN2：GND。

PIN3：RXD，串行输入，波特率 19200（可定制其它速率），8 位数据位，1 位起始位，1 位停止位。本 IO 为输入端。

PIN4：TXD，串行输出，波特率 19200（可定制其它速率），8 位数据位，1 位起始位，1 位停止位。本 IO 为输出端。

PIN5：Enable，模块使能端，低电平有效。本 IO 为输入端。

PIN6：RTS，请求发送端，低电平有效。本 IO 为输出端。

PIN7：CTS，允许发送端，低电平有效。本 IO 为输入端。

PIN8：频率设置使能，低电平有效。本 IO 为输入端。

注意：模块的接口电平为 5V 或 3V TTL 标准，若与 PC 的 RS232 接口相连必须经电平转换。在 5V 系统中使用低压型模块并采用低压供电时，如果与模块接口相连的高压逻辑 IO 是“弱上拉”型（如 MCU 的标准 IO 等），二者可直接互连；如果高压侧 IO 是“强上拉”型（如 74HC 芯片的输出和 5V 供电的 232 芯片的输出等），则需要进行电平转换后互连；一个简易的解决方法是在 5V 逻辑和 3V 逻辑的 IO 间串入一个 1K 的电阻。模块不用的输出引脚务必保持悬空，不用的输入引脚及“保留”引脚可以保持悬空态或通过上拉电阻接入 VCC。低压型模块的额定工作电压上限是 4.2V，超过这个电压（如接入 5V）可能存在可靠性隐患或导致模块工作不正常甚至损坏的风险，故不推荐将低压型模块直接用于 5V 系统中。

模块使用方法：

首先确保操作时模块使能端 PIN5 保持为低电平。

数据接收：

PIN8 在数据接收操作期间需保持为高电平或悬空态。

本模块支持同步及异步串行通讯模式。同步模式下，当接收到有效数据时，RTS 变低请求串口发送，当 CTS 允许发送有效时（低电平有效），TXD

将连续输出接收到的数据。若不使用同步模式，必须将 CTS 端与 RTS 端短接或将 CTS 端直接接地，此时模块收到数据后立即自 TXD 端连续输出。

模块的 RTS 输出为强下拉型，最大负载能力为 20mA，可在 RTS 和 VCC 间串入 LED 和限流电阻做数据接收指示，此时 CTS 最好由外部控制或直接接地。

频率设置：

PIN8 在频率设置操作期间需保持为低电平。

模块可设置 64 个工作频点，频道号 0 - 63，设置的参数为掉电非易失的，操作次数可保证十万次以上，下次上电的工作频率以最后一次设置为准。需进行模块工作频率设置时，先将 PIN8 置为低电平，然后通过串口连续送入 16 进制指令“0xaf”和频道号，频道号的取值范围为 10 进制 0 - 63（对应 16 进制 0x00 - 0x3f），超过 63 将自动更改为 63。频率设置结果将从串口返回，以此可作为操作是否有效的依据。频率设置参数送入模块串口后，PIN6（RTS）指示为低电平，设置完毕 RTS 恢复为高电平。频率设置结束后（可监测 RTS 指示），将 PIN8 置为高电平即可进入新频点的数据接收态。

各频道的频点如下：

433M 段：430.26M - 439.71M

868M 段：860.50M - 869.95M

915M 段：915.18M - 924.63M

频道间隔为 150KHz，具体频道的频点计算方法（以 915M 段为例，其它频段的计算方法相同，只是起始频率不同）： $f = 915.18 + \text{频道号} \times 0.15$ ，单位 MHz。

以上频点已规避国内的 CDMA 和 GSM 频段，如在出口产品中选用，可根据销售国相关标准开放更多频点供选择。

超低功耗待机操作：

进入超低功耗待机态时，只需将模块使能端 PIN5 保持为高电平即可，此时模块的待机电流将下降至 1 微安以下。注意，为保证超低待机功耗，模块的各 IO 引脚必须悬空或接入与模块电源等电位的高电平，否则会有“潜电流”自模块 IO 泄漏，虽然这样的潜电流很小（微安量级），但将远远超过模块的整机待机功耗。

从待机态脱出只需将模块使能端 PIN5 保持为低电平即可，模块自待机态恢复正常工作需要一段稳定时间（~ 3ms）。不使用模块的待机功能时，可将模块使能端 PIN5 直接接地。

注意：如在频率设置操作期间将 PIN5 置为高电平，必须等待频率设置

